


**MANUFACTURE OF SEMICONDUCTOR DEVICE**

Patent Number: JP61280620  
Publication date: 1986-12-11  
Inventor(s): OGURA SHOICHI  
Applicant(s): NEC CORP  
Requested Patent:  JP61280620  
Application Number: JP19850122210 19850605  
Priority Number(s):  
IPC Classification: H01L21/302; H01L21/306; H01L21/88  
EC Classification:  
Equivalents: JP8031437B

**Abstract**

**PURPOSE:** To promote the microminiaturization of the patterns in a semiconductor device and to contrive to enhance the integration thereof by a method wherein parts of a film, such as an Al film, to be formed on the substrate are removed, an etching is performed by a reactive ion-etching method and the residual film is removed by performing a wet etching via an oxygen gas plasma process.

**CONSTITUTION:** An Al film 3 or an Al alloy film is formed on a semiconductor substrate 1 and after the desired patterns are formed of a photo resist utilizing a photolithography technique, a reactive ion-etching is performed using the patterns as masks. Then, phosphoric acid etching liquid, such as mixed liquid of phosphoric acid, acetic acid and anitric acid; from which organic attachments being constituted with a resist, which is generated during a time when a reactive ion-etching is being performed using oxygen gas and high-frequency voltage, such as voltage of 13.56MHz, in a state that the pressure in the interior of the same sealed container is brought to low pressure, as its main component are ashing-removed; is heated, the etching liquid is foggily formed and is sprayed and an etching is applied on the residual Al film.

.....  
Data supplied from the esp@cenet database - 12

⑨ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 昭61-280620

⑬ Int. Cl.<sup>4</sup>

識別記号

庁内整理番号

⑭ 公開 昭和61年(1986)12月11日

H 01 L 21/302  
21/306  
21/88

G-8223-5F  
S-8223-5F  
6708-5F

審査請求 未請求 発明の数 1 (全4頁)

⑮ 発明の名称 半導体装置の製造方法

⑯ 特 願 昭60-122210

⑰ 出 願 昭60(1985)6月5日

⑱ 発 明 者 小 倉 昭 一 東京都港区芝5丁目33番1号 日本電気株式会社内

⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号

⑳ 代 理 人 弁理士 内 原 晋

明 細 書

1. 発明の名称

半導体装置の製造方法

2. 特許請求の範囲

半導体基板にアルミニウム膜又はアルミニウム合金膜を形成し、フォトレジストをマスクとし選択的に該膜の表面から内部に向かって反応性イオンエッチングを施して該膜の厚さ方向の一部を残す工程と、ガスプラズマによる灰化工程と、前記フォトレジストをマスクとして酸系のエッチング液で残りの該膜を除去する工程とを含むことを特徴とする半導体装置の製造方法。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は半導体基板上にアルミニウム(A1)膜もしくはA1合金膜を形成し、フォトリソグラフィ技術を利用してフォトレジストで所望のパ

ターンを作った後、それをマスクとしてこの膜をエッチングする半導体装置の製造方法の改良に関するものである。

(従来の技術)

この種の半導体装置の製法として従来第4図に示すように、半導体基板上に形成したA1膜13の上にフォトレジスト4を塗布し、所望するパターンのマスクと投影露光装置を用いて焼き付けを行ない、現像後、そのフォトレジストをマスクとしてリン酸(H<sub>3</sub>PO<sub>4</sub>)系のエッチング液例えば、リン酸、酢酸、硝酸の混合液等に浸漬又はそのエッチング液を霧状にして噴きつける等の方法でA1膜をエッチングする方法が行なわれていた。

(発明が解決しようとする問題点)

然しながら上述した従来の液体によるエッチング(以下ウェットエッチと呼ぶ)では第4図に示すように、表面から内部に向かうエッチング、いわゆる縦方向のエッチングを行なおうとすると、同時に、横方向のエッチングも進んでしまう(以下サイドエッチと呼ぶ)。その為、この種のエ

エッチングを行なう場合は、所望するパターンにこのサイドエッチ量を見込んだパターンニングをしなければならず、すなわち、パターンの微細化の大きな障害となっていた。尚、1は表面絶縁膜も含む半導体基板である。これに対し近年開発された反応性イオンエッチングなどの高周波電圧(多くは13.56MHzが用いられている)と反応性ガス(フロンガスやハロゲンガス等が用いられている)により、密閉容器内を低圧(1~50Pa)にし、グロー放電を発生させるといふ、プラズマ放電中でのガス反応を利用した物理的、化学的なエッチング技術により、第5図に示すようなサイドエッチのないエッチング形状が得られるようになっている。但し、この反応性イオンエッチングも、プラズマ放電の活性イオンによる衝撃効果を利用してゐる為反応容器内壁がスパッタされデバイスの重金属汚染と損傷が誘起されることが知られている(秋季応用物理学会連合講演会予稿集7a-H-10(1981))。又、プラズマ放電に直接さらされる為紫外線、電子とX線による照射損傷を

受けるという重大な欠点もあった。特に、撮像素子のような電荷結合素子においては、表面電荷に影響を及ぼし、歩留を著しく低下させる原因となっていた。尚、第5図において第4図と同じ機能のところは同一の符号で示している。

本発明は、上記欠点を解消してよりパターンの微細化を推進させ半導体装置の高集積化を提供することを目的とする。

(問題点を解決するための手段)

本発明の半導体装置の製造方法は、半導体基板上にA膜もしくはA合金膜を形成し、フォトリソグラフィ技術を利用して、フォトレジストで所望のパターンを作った後、それをマスクにして反応性イオンエッチング技術によりこの膜の厚さ方向の一部をエッチングする第1の工程と、次にこの反応性イオンエッチング中に発生する有機的付着物(Anisotropic Etching of Al-Si Films 1983 Dry Process Symposium, II-1, P14 及び Jpn.J.Appl.Phys. 19:1405, 1980)を除去する為の酸素(O<sub>2</sub>)ガスプラズマなる第2

の工程と、次に前述のフォトレジストをマスクとしてウェットエッチにより残りの膜をエッチングするという3つの工程を有している。

(実施例)

次に本発明について図面を参照して説明する。

第1図から第3図は、本発明の実施例の縦断面図である。

シリコン基板1の表面に例えば水蒸気雰囲気中での高温酸化(約1000℃)等によりシリコン酸化膜である保護膜2を例えば約1μmの厚さで形成する。この保護膜2の表面はA膜3をスパッタ法(約300℃)等によって、例えば約1μmの厚さで形成する。次にフォトレジスト4を例えば約1.5μmの厚さになるように塗布する。そして第2図に示すように所定のパターンが形成されているフォトリソマスクを用いて露光及び現像によりフォトレジスト4をパターンニングし、このレジストパターンをマスクにして、四塩化炭素(CCl<sub>4</sub>)や三塩化ホウ素(BCl<sub>3</sub>)などの反応性ガスと高周波電圧、例えば13.56MHzにより低圧(1~

50Pa)の密閉容器内で反応性イオンエッチングを行なう。この反応性イオンエッチングにより除去するA膜厚を、例えば0.7μmとすると、残りのA膜厚は0.3μmとなる。この残膜は少ない方が好ましいが反応性イオンエッチング時の同一基板内及び基板間でのエッチレートバラツキを考慮して決定すべきである。

このように反応性イオンエッチングを中断した後、密閉容器内の未反応の四塩化炭素(CCl<sub>4</sub>)や三塩化ホウ素(BCl<sub>3</sub>)などのエッチングガス及び三塩化アルミ(AlCl<sub>3</sub>)などの反応生成物を真空ポンプで十分に排気する。この時、密閉容器内の圧力が5×10<sup>-1</sup>Pa以下になるように十分に排気することが重要である。

次に同一密閉容器内を低圧(1~50Pa)にし酸素(O<sub>2</sub>)ガスと高周波電圧、例えば13.56MHzにより前記反応性イオンエッチング中に発生したレジストが主体となった有機的付着物を灰化除去する。この有機的付着物は、非常に薄膜ではあるがリン酸(H<sub>3</sub>PO<sub>4</sub>)系のエッチング液に対しては

大きなマスク性を持つ為、もし、この酸素( $O_2$ )ガスプラズマによる除去を怠るとエッチング不足やエッチングむら等を生じてしまうのである。またこの酸素( $O_2$ )ガスプラズマはフォトリソレジストをも同時にエッチングしてしまうが例えばRF、Power 200~300W処理時間5~10分でレジストのエッチレートは $0.1\mu m$ 以下と初期のフォトリソレジストの膜厚 $1.5\mu m$ から考えて無視できる量であり、その後使用するエッチング液に対するマスク性も十分確保できることは言うまでもない。

以上、A膜の反応性イオンエッチングと有機的付着物の除去という2つの工程を同一の密閉容器内で連続処理した後、エッチング装置より取り出し水洗する(これは、レジストに付着した塩化物が大気中の水分と反応してできる塩酸( $HCl$ )によりA膜配線が腐食されるのを防止する為である)。その後リン酸( $H_3PO_4$ )系のエッチング液、例えばリン酸、酢酸、硝酸の混合液を加熱(約 $50^\circ C$ )し、露状にして噴きつけ、残りのA膜をエッチングする(第3図)。

き、反応性イオンエッチングのみでエッチングしたとはほぼ同じパターン寸法を得ることができるのである。これによって高集積化及び高速化を実現できる半導体装置を製造できる。

#### 4. 図面の簡単な説明

第1図から第3図は本発明の一実施例を工程順に示す断面図である。第4図は従来のウェットエッチングを行なった場合の断面図である。第5図は従来の反応性イオンエッチングを行なった場合の断面図である。

1……シリコン基板、2……フィールド酸化膜、3……A膜、4……フォトリソレジスト。

代理人 弁理士 内 原 晋

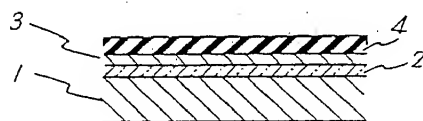
本実施例では、反応性イオンエッチングとウェットエッチングを酸素( $O_2$ )ガスプラズマという工程を追加することにより、両者の持つ利点を十分に出し形状も良いしかも損傷もないエッチングを行なうことができる。

#### (発明の効果)

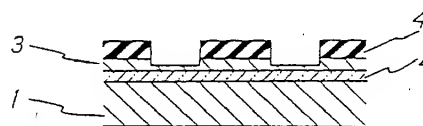
本発明においては、A膜等の膜を一部を除いて反応性イオンエッチングによりエッチングし、残りをウェットエッチングにより除去することにより、反応性イオンエッチングの持つエッチング形状の良さを維持しながら、最後は、ウェットエッチを行なうことにより、基板に与える損傷がないエッチングが可能となるという効果がある。

また本発明ではA膜を除去する、反応性イオンエッチングと、次の酸素ガスプラズマを同一装置内で連続して行なうことができる為、本発明を実施する為に新たに装置を購入する必要はない。

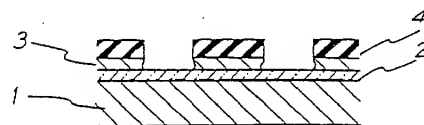
さらに反応性イオンエッチング時の同一基板内及び基板間でのエッチレートのバラッキを抑えることにより最後のウェットエッチの比を小さくして



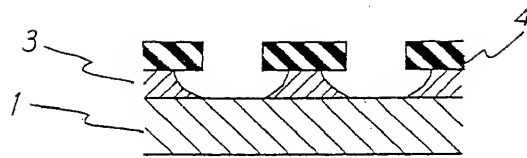
第 1 図



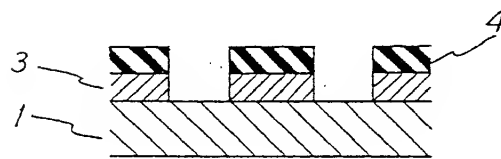
第 2 図



第 3 図



第 4 図



第 5 図